

## Patent, Abstracts of Japan

PUBLICATION NUMBER : 04302374  
PUBLICATION DATE : 26-10-92

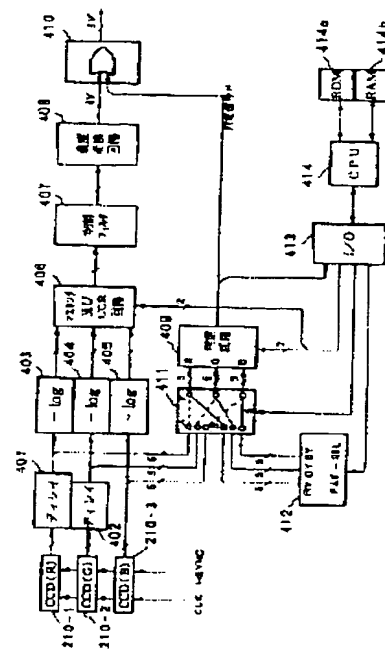
APPLICATION DATE : 29-03-91  
APPLICATION NUMBER : 03066970

APPLICANT : CANON INC;

INVENTOR : OTA KENICHI;

INT.CL. : G06F 15/62 H04N 1/40

TITLE : IMAGE PROCESSOR



**ABSTRACT :** PURPOSE: To guarantee a normal action of a means to decide a special original and to prevent beforehand the nonconformity due to the failure of the same mean before copying by providing a self diagnostic function whether or not the deciding circuit of the special original is normally operated and a self diagnostic function action mode.

**CONSTITUTION:** After the power of the device is inputted, the checking mode is entered by the instruction of a CPU 414. In the checking mode, a deciding circuit 409 reads at least one of plural special originals from a test pattern preparing circuit 412, and the self diagnosis whether or not the deciding circuit 409 is normally operated is performed. After the checking mode is completed, the result of the self diagnosis is referred to, when it is decided that the deciding circuit 409 is troubled, the service call is performed and the copying action is prohibited. On the other hand, when it is decided that the circuit is normal, a timer is started, and the self diagnosis of the deciding circuit 409 is automatically performed for each constant time. Then, the copying action is avoided while the deciding circuit 409 is troubled.

COPYRIGHT: (C)1992,JPO&Japio

**THIS PAGE BLANK (USPTO)**

(43)公開日 平成4年(1992)10月26日

FI

## 技術表示箇所

審査請求 未請求 請求項の数 6 (全 11 頁)

(21)出願番号 特願平3-66970

(22)出願日 平成3年(1991)3月29日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 船田 正広

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 宇田川 豊

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 宝木 洋一

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74)代理人 弁理士 大塚 康德 (外1名)

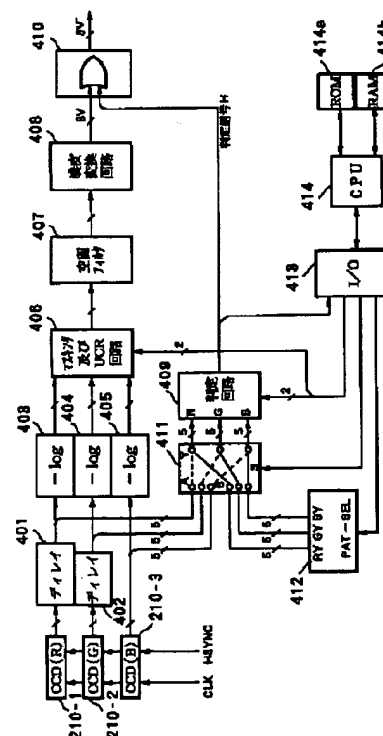
[最終頁に続く](#)

(54) 【発明の名称】 画像処理装置

(57) 【要約】

【目的】複写の事前に、特定原稿を判定する手段の正常な動作を保証し、同手段の故障による不具合な動作を未然に防止することができる。

【構成】CPU414は、入力画像信号の特定性を判定する判定回路409の診断を、所定時間毎にテストパターン発生回路412よりの画像信号を入力することでを行い、判定回路409に故障を見つけた場合には、装置の動作を停止する。



## 【特許請求の範囲】

【請求項1】入力画像信号を電氣的に処理する処理手段と、前記入力画像信号から入力画像と特定原稿との類似度を判定する判定手段と、前記判定手段の判定結果に基づいて前記処理手段の処理内容を決定する決定手段と、前記決定手段で決定した処理内容に従う前記処理手段の処理結果を出力する出力手段と、前記判定手段を診断する診断手段と、前記診断手段による診断結果に基づいて前記処理手段を制御する制御手段とを備えることを特徴とする画像処理装置。

【請求項2】前記制御手段は、前記診断手段で故障と診断した場合、前記処理手段を非実行に制御することを特徴とする請求項1記載の画像処理装置。

【請求項3】前記診断手段の最初の実行を電源投入時としたことを特徴とする請求項1記載の画像処理装置。

【請求項4】前記診断手段は、所定の特定パターンに対応した画像信号を前記判定手段の入力画像信号としたことを特徴とする請求項1記載の画像処理装置。

【請求項5】前記特定パターンを記憶する記憶手段を備えることを特徴とする請求項1記載の画像処理装置。

【請求項6】前期診断手段は、所定の時間間隔で診断を実行することを特徴とする請求項1記載の画像処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、特に特定原稿の検出機能を設けた複写機等の画像処理装置に関するものである。

## 【0002】

【従来の技術】近年、複写機の高画質化、カラー化に伴い、紙幣、有価証券等の特定原稿についての偽造の危険が生じ、複写機においての特定原稿の認識として、入力画像の形状についてのパターンマッチングの方式が提案されている。この方式では、入力された原稿画像の傾きを修正した後に、予め登録されている画像パターン形状とのマッチングが行われている。

## 【0003】

【発明が解決しようとしている課題】ところが、上記従来例においては、特定原稿の判定手段が正常な動作をしているかどうかのチェック機能を有していなかったために、特定原稿を認識する手段が故障した場合、特定原稿の複写を防止することができなかつたり、また逆に、特定原稿以外の原稿に対しての複写を防止してしまうという可能性があつた。

【0004】本発明は、上述した従来例の欠点に鑑みてなされたものであり、その目的とするところは、複写の事前に、特定原稿を判定する手段の正常な動作を保証し、同手段の故障による不具合な動作を未然に防止できる画像処理装置を提供する点にある。

## 【0005】

10

【課題を解決するための手段】上述した課題を解決し、目的を達成するため、本発明に係る画像処理装置は、入力画像信号を電氣的に処理する処理手段と、前記入力画像信号から入力画像と特定原稿との類似度を判定する判定手段と、前記判定手段の判定結果に基づいて前記処理手段の処理内容を決定する決定手段と、前記決定手段で決定した処理内容に従う前記処理手段の処理結果を出力する出力手段と、前記判定手段を診断する診断手段と、前記診断手段による診断結果に基づいて前記処理手段を制御する制御手段とを備えることを特徴とする。

## 【0006】

【作用】かかる構成によれば、診断手段は入力画像信号による入力画像と特定原稿との類似度を判定する判定手段を診断し、制御手段は診断手段による診断結果に基づいて入力画像信号を電氣的に処理する処理手段を制御する。

## 【0007】

【実施例】以下に添付図面を参照して、本発明の好適な実施例を詳細に説明する。

20

【0008】以下の実施例では本発明の適用例として複写機の例が示されるが、本発明はこれに限るものではなく、ファクシミリ装置、プリンタ等、他の種々の装置に適用できることはもちろんである。また本発明に適用できる各装置では、偽造防止として、紙幣、有価証券等の特定原稿を対象とする。

【0009】まず、複写装置全体の構成について説明する。

【0010】図2は本発明の一実施例を示す複写装置の構成を示す側断面図である。同図において、201はイメージスキヤナ部であり、原稿を読み取り、デジタル信号処理を行う部分である。また、202は、プリンタ部であり、イメージスキヤナ部201によつて読み取られた原稿画像に対応した画像を用紙にフルカラーでプリンタ出力する部分である。イメージスキヤナ部201において、200は鏡面圧板であり、原稿台ガラス（以下「プラテン」という）203上の原稿204は、ランプ205で照射され、ミラー206、207、208に導かれ、レンズ209によつて、3ラインセンサ（以下C C D）210上に像を結び、フルカラー情報即ちレッド（R）、グリーン（G）、ブルー（B）の色成分信号として信号処理部211に送られる。なお、205、206は速度 $v$ で、207、208は速度 $1/2v$ でラインセンサの電氣的走査（主走査）方向に対して垂直方向に機械的に動くことによつて、原稿全面を走査（副走査）する。

【0011】信号処理部211においては、読み取られた画像信号を電氣的に処理し、マゼンタ（M）、シアン（C）、イエロー（Y）、ブラック（BK）の各線分に分解し、プリンタ部202に送る。また、イメージスキヤナ201における一回の原稿走査によつて、一回のブ

50

リント動作が完了する。

【0012】イメージスキヤナ部201より送られてくるM、C、Y、Bkの各画像信号は、レーザドライバ212に送られる。レーザドライバ212は、送られてきた画像信号に応じ、半導体レーザ213を変調駆動する。レーザ光は、ポリゴンミラー214、 $f-\theta$ レンズ215、ミラー216を介し、感光ドラム217上を走査する。

【0013】218は回転現像器であり、マゼンタ現像部219、シアン現像部220、イエロー現像部221、ブラック現像部222より構成され、4つの現像部が交互に感光ドラム217に接し、感光ドラム上に形成された静電現像をトナーで現像する。223は転写ドラムであり、用紙カセット224または225より供給される用紙をこの転写ドラム223に巻き付け、感光ドラム上に現像された像を用紙に転写する。

【0014】この用にして、M、C、Y、Bkの4色が順次転写された後に、用紙は、定着ユニット226を通過して、トナーが用紙に定着された後に排紙される。

【0015】＜イメージスキヤナ＞図1は本実施例によるイメージスキヤナ部201の構成を示すブロック図である。同図において、210-1、210-2、210-3はそれぞれ、レッド(R)、グリーン(G)、ブルー(B)の分光感度特性をもつCCD(固体撮像素子)センサであり、A/D変換された後にそれぞれ0~255を表す8ビットに量子化された信号が出力される。

【0016】本実施例において、用いられるセンサ210-1、210-2、210-3は、一定の距離を隔てて配置されているため、デレイ素子401および402においてその空間的ずれが補正される。

【0017】403、404、405はlog変換器であり、ルック・アップ・テーブルROMまたはRAMにより構成され、輝度信号から濃度信号への変換を行う。406は公知のマスキング及びUCR(下色除去)回路であり、詳しい説明は省略するが、入力された3信号R、G、Bにより、出力のためのマゼンタ(M)、シアン(C)、イエロー(Y)、ブラック(Bk)の各信号各読み取り動作の度に、面順次に所定のビット長、例えば、各色8ビットで出力される。

【0018】ここで、2ビットの面順次信号であるCNO信号について、図15を用いて説明する。CNO信号は、図15に示すように、4回の読み取り動作の順番を示す制御信号として、マスキング及びUCR回路406の動作条件を切り換えを行うために使用される。

【0019】407は、公知の空間フィルタ回路であり、出力信号の空間周波数の補正を行う。408は、濃度変換回路であり、プリンタ部202のもつ濃度特性を補正するものであり、403~405のlog変換器と同様なROMまたはRAMで構成される。

【0020】414は本装置の制御を司るマイクロコン

ピュータ(以下CPU)である。414aはROMで、CPU4141が動作するための図12~図14のフローチャートに従うプログラム等を格納している。414bはROM414a中のプログラムのワークエリアとして用いるRAMである。413は、CPU414に接続される入出力ポート(以下「I/Oポート」という)であり、409は特定原稿の判定回路、412は判定回路409の動作チェックを行うためのテストパターン発生回路である。411は、CPU414の指示により、判定回路409に対する入力信号として、CCDからの画像信号を入力するか、テストパターン発生回路412よりの信号を入力するかを選択を行うセクタ回路であり、SELF信号が、“0”の場合には、CCDによって読み込まれた画像信号が選択され、SELF信号が“1”の場合には、テストパターン発生回路412よりの出力が選択される。

【0021】ここで、特定原稿の判定回路409は、入力画像が複数の特定原稿のうち少なくともひとつに該当するか否かの判定を行い、その判定結果である判定信号Hを“0”または“1”で出力する。即ち、複数の特定原稿のうちすくなくともひとつを読み込み中である場合には、H=“1”を出力し、そうでない場合には、H=“0”を出力する。上述したように、CNO信号は、2ビットの面順次信号であり、4回の読み取り動作の順番を図15の如く制御するものであり、CPU414より、I/Oポート413を経て発生され、マスキング/UCR回路406の動作条件を切り換える。

【0022】さらに、判定回路409にも前述の面順次信号のCNO信号が入力され、4回の読み取り動作のそれぞれについて、各面の処理において判定基準を切り替えて異なる特定原稿についての判定を行うことができる。

【0023】410はORゲート回路であり、濃度変換回路408の8ビット出力Vに対し、それぞれ判定回路409の出力である判定信号Hと論理ORがとられ、V'を出力する。

【0024】結果として、判定信号H=1のとき、すなわち、特定原稿を読み取っていると判定された場合には、入力信号Vの値にかかわらずに出力はV'=FF(H:16進)、すなわち、255となり、判定信号H=0のとき、すなわち、特定原稿を読み取っていないと判定された場合には、入力信号Vの値がそのまま出力信号V'として出力される。

【0025】＜タイミングチャート＞図4は本実施例による間引き回路の構成を示す回路図であり、図5は本実施例による分周回路の構成を示す回路図である。そして図7は本実施例における主走査方向の信号のタイミングチャートである。HSYNCは、主走査同期信号であり、主走査開始の同期をとる信号である。CLKは、画像の転送クロックであり、本実施例における諸々の画像

処理の基本クロックである。

【0026】CLK' は、CLKを1/4分周したものであり、判定回路409における基本クロックとなる。SEL信号は、前述の間引き回路301で用いられるタイミング信号であり、それぞれ図5に示される様な間引き回路で生成される。即ち、インバータ451、2ビットカウンタ452、インバータ453、アンドゲート454より構成される。2ビットカウンタ452は、主走査同期信号であるHSYNC信号により、クリア（初期化）された後、CLK信号をカウントし、2ビットでそのカウント値を出力する。（D0、D1）その上位ビットD1がCLK' 信号として出力され、下位ビットD0の反転信号と上位ビットD1との論理積がSEL信号として出力される。

【0027】その結果、図4に示す分周回路において、CLK信号でデータを保持する。

【0028】フリップフロップ455、456、457および461、462、463、セクタ458、459、460、CLK' 信号でデータを保持するフリップフロップ464、465、466により構成される間引き回路によつて、図7に示されるように、CLK信号で転送されるR（またはG、B）信号の中から、1/4の割合で間引かれ、CLK' に同期をとられたR'（またはG'、B'）信号を得ることができる。

【0029】＜判定回路＞図3は本実施例による判定回路409の構成を示すブロック図である。同図において、301は図4に示す様な間引き回路であり、判定回路409の処理回路の付加を軽減するために、データを間引く処理が行われる。302は、色味マツチング・ルック・アップ・テーブルROM（以下「色味マツチングLUT」という）であり、複数種類の特定原稿との画像特性である色味のマツチングを行う。上記色味マツチングLUT302は、予め32種類の特定原稿について、その色味分布を調べ、当該画素の色味が、それら特定原稿の色味と一致するか否かの判定結果が保持されてい\*

$$y_i = (\alpha / 255) y_{i-1} + \beta \cdot x_{i-1}$$

… (1)

である。ここで $\alpha$ および $\beta$ は予め設定されている定数であり、これらの値の大きさによつて積分器の諸特性が決定される。

【0034】例えば、 $\alpha = 247$ 、 $\beta = 8$ の場合において、本積分器306の入出力の一例を図8及び図9に示す。即ち、図8に示される様な入力 $x_{i-1}$ に対して、図9に示される様な出力 $y_1$ が出力される。

【0035】ここで、701、702の点の様に周囲が殆ど“0”であるにもかかわらず、“1”である様な入力や、703の点の様に周囲が殆ど“1”であるにもかかわらず“0”である様な入力は、ノイズ（雑音）であると考えられる。これを積分器306で処理し、図3の

\*る。即ち、色味マツチングLUT302には、アドレスの上位2ビットに面順次信号であるCNO信号が、下位15ビットに間引かれたRGB各色の画像信号の上位5ビットずつがそれぞれ入力される。各面順次信号（CNO信号）の値0～3において、それぞれ、当該画素の色味が8種類の特定原稿における色味と一致するか否かを8ビットのデータに対応させて同時に出力される。そして4回の読み取り走査において合計32種類の特定原稿についての判定が行われる。

【0030】303-1、303-2、…、303-8はそれぞれ同じハードウェアで構成される色味判定回路であり、積分器306、レジスタ307、比較器308より構成され、それぞれ特定原稿が原稿中に存在するか否かの判定をする。309は、論理OR回路であり、色味判定回路303-1～303-8の出力のうちひとつ以上で、対象とする特定原稿が存在すると判定された場合、出力“1”を判定信号Hとして出力する。

【0031】＜積分器＞図6は本実施例による積分器306の構成を示すブロック図である。同図において、501および505はCLK' 信号の立ち上がりタイミングでデータを保持するフリップフロップである。502は乗算器であり、8ビットの2入力信号（A、B）を入力し、乗算結果として8ビットの信号（ $A \times B / 255$ ）を出力する。503も乗算器であり、1ビットの入力信号（A）及び8ビットの入力信号（B）を入力し、乗算結果として8ビットの出力信号（ $A \times B$ ）を出力する。504は加算器であり、8ビットの2入力信号（A、B）を入力し、加算結果として8ビットの信号（ $A \times B$ ）を出力する。

【0032】結果として、本積分器306においては、2値入力信号 $x_1$ に対し、8ビットの出力信号 $y_1$ は次式（1）で表される。すなわち、

【0033】

【数1】

レジスタ307に704のレベルで示するような適当な閾値をセットし、これで積分器の出力 $y_1$ を2値化することによつて、ノイズ（雑音）を除去することができる。

【0036】＜テストパターン発生回路＞図11は本実施例によるテストパターン発生回路411の構成を示すブロック図であり、図16はテストパターン発生回路411の入出力を説明する図である。図11において、901はインバータ、902は11ビットのカウンタ、903はROMである。カウンタ出力902はHSYNC信号が“1”である区間（＝主走査開始時）で初期化され、HSYNC信号が“0”である区間（＝画像読み取り区間）において、図7に示されるCLK' に同期し

て、カウントアップされる。903は、例えば富士通社製MB27C1024の様な64K×16ビットのROMであり、CPU414よりの指示信号であるPAT、SEL信号によつてアドレスの上位5ビットが決定され、カウンタ902の出力値がアドレスの下位11ビットに入力される。

【0037】ROM903のデータ出力はそれぞれR、G、Bに対応する様に5ビットずつに振り分けられ(RY、GY、BY)、判定回路409に入力される。ここで、判定回路409が正常な動作をしている場合(故障していない場合)には、判定信号Hが“1”となるようなパターン、および、判定信号Hが“0”となるようなパターンが、予めROM903には書き込まれている。書き込まれているデータの例を図16に示す。即ち、CNO信号の値が0～3の各値をとる場合において、判定回路409による判定結果である判定信号Hの値が0および1になる様なパターンが、4種類ずつROM903に保持されている。

【0038】後述するが、CPU414は、PAT、SEL信号とCNO信号を所望の値に切り替えながら、I/Oポート413より判定信号Hを入力して、対応する判定結果が出力されるかどうかを知ることができ、判定回路の故障の有無を知ることができる。

【0039】＜特定原稿処理の結果＞図10は本実施例における処理結果の一例を示す図である。同図において、801は原稿であり、画像の一部に本装置において判定されるべき特定原稿803が存在する。これを本装置において複写した場合の出力結果が802である。特定原稿803に相当する部分においては、804に示される無効部分の様に、例えばVNO=0のときにはマゼンタ(M)色で、VNO=1のときにはシアン(C)色で、VNO=2のときにはイエロー(Y)色で、VNO=3のときにはブラック(Bk)色で塗りつぶされ、結果として、特定原稿803の部分は、正常に複写できないことになる。

【0040】＜動作の説明＞図12～図14は本実施例において、CPU414が司る制御について、その手順を説明するフローチャートである。

【0041】まず、図12において、装置全体の動作を説明する。本装置の電源が投入された後に、ステップ1001において、チェックモードに入る。チェックモードにおいては、判定回路409が故障していないかどうかの自己診断を行う。チェックモード終了後は、ステップ1002において、自己診断の結果を参照する。

【0042】ステップ1002において、判定回路409が故障していると判定された場合には、ステップ1003に移り、本装置の動作を停止し、サービスコールとするとともに、コピー動作を禁止する。

【0043】一方、ステップ1002において判定回路409が正常である(=故障していない)と判定された

場合には、ステップ1004に移り、一定時間(例えば1時間)をカウントするタイマをスタートさせる。次にステップ1005に移り、本装置の図示されない操作部中のスタートキーが押引されたかどうかが判定され、上記スタートキーが押下された場合には、ステップ1006でコピー動作を行う。

【0044】コピー動作終了もしくは、スタートキーが押下されなかつた場合には、ステップ1007において、ステップ1004でスタートしたタイマがカウントアップしているかどうか、すなわち、タイマがスタートしてから一定時間(例えば1時間)が経過しているかどうかの判定がなされる。ステップ1007において、タイマがカウントアップしていると判定された場合には、ステップ1001に戻り、そうでない場合には、ステップ1005に戻る。

【0045】このように図12の様な手順をとることで、電源の投入直後、および、一定時間ごとに自動的に自己診断動作を行うことになり、判定回路409が故障している状態でのコピー動作を確実に避けることができる。

【0046】図13には上述したステップ1001におけるチェックモードにおける動作の詳細が示されている。上記チェックモードにおいては、まずステップ1101において、I/Oポート413より、SELF信号に“1”をセットする。SELF信号を“1”にセットすることによつて、セレクト回路411は、テストパターン発生回路412の出力を選択することになる。つぎに、ステップ1102において、制御変数iに初期値“0”をセットする。制御変数iは、0～31まで変化し、各iの値においてステップ1103～1110を繰り返す。

【0047】ステップ1103においては、I/Oポート413において、制御変数iに対してi/8(小数部切り捨て)の値がPAT\_NO信号にセットされる。続いてステップ1104においては、iの値がI/Oポート413において、PAT\_NO信号にセットされる。

【0048】続いてステップ1105において判定信号Hのチェックを行う。ここでは、図16に示される様に、PAT、NO信号およびCNO信号の各値に対する所望のH信号が出力されているか否かの判定を行う。そして所望のH信号が得られなかつた場合には、ステップ1111に進み、故障と判断される。一方、ステップ1105において正常と判定された場合には、ステップ1108において制御変数iの値は1だけ増やされ、ステップ1109において、制御変数iの値が32未満であつた場合、ステップ1103に戻る。ステップ1109において制御変数iの値が32未満でない場合には、制御変数iは0～31までにおいて、図16に示す全てのチェックを終了し、正常(故障ではない状態)であると判定される。

【0049】次の図14には上述したステップ1006に示されるコピー動作の詳細が示されている。

【0050】まず、ステップ1201において、I/Oポート413にて、SELF信号に“0”をセットする。SELF信号を“0”にセットすることによつて、セクタ回路411は、CCDよりの原稿読み取り信号を選択することになる。ステップ1202において、I/Oポート413にてCNO信号を“0”にセットし、ステップ1203において、マゼンタ(M)での出力を行う。ステップ1204において、I/Oポート413にてCNO信号を“1”にセットし、ステップ1205においてイエロー(Y)での出力を行う。ステップ1206において、I/Oポート413にてCNO信号を“2”にセットし、ステップ1207においてシアン(C)での出力を行う。ステップ1208において、I/Oポート413にてCNO信号を“3”にセットし、ステップ1209においてブラックでの出力を行う。

【0051】このように、図13のチェックモードではSELF信号を“1”にセットし、一方、図14のコピー動作ではSELF信号を“0”にセットしての動作となり、判定回路409に対する入力信号として、CCDからの画像信号を入力するか、テストパターン発生回路412よりの信号を入力するかを選択を良好に切り換え可能としている。

【0052】尚、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器からなる装置に適用しても良い。また、本発明はハード回路によって構成される場合に限らずシステム或は装置にコンピュータのプログラムを供給することによつて達成される場合にも適用できることは言うまでもない。

【0053】

【発明の効果】以上述べた様に、本発明によれば、特定原稿の判定回路について、正常に動作するかどうかのチェック機能（自己診断機能）と、チェック機能動作モードを設け、事前に、前記特定原稿の判定回路の正常な動作を保証することによつて、判定回路の故障による好ましくない動作を未然に防ぐことができる。

【図面の簡単な説明】

【図1】本実施例によるイメージスキヤナ部201の構成を示すブロック図である。

【図2】本発明の一実施例を示す複写装置の構成を示す側断面図である。

【図3】本実施例による判定回路409の構成を示すブロック図である。

【図4】本実施例による間引き回路の構成を示す回路図である。

【図5】本実施例による分周回路の構成を示す回路図である。

【図6】本実施例による積分器306の構成を示すブロック図である。

【図7】本実施例における主走査方向の信号のタイミングチャートである。

【図8】本実施例による本積分器306の入出力の一例を示す図である。

【図9】本実施例による本積分器306の入出力の一例を示す図である。

【図10】本実施例における処理結果の一例を示す図である。

【図11】本実施例によるテストパターン発生回路411の構成を示すブロック図である。

【図12】本実施例において、CPU414が司る制御について、その手順を説明するフローチャートである。

【図13】本実施例において、CPU414が司る制御について、その手順を説明するフローチャートである。

【図14】本実施例において、CPU414が司る制御について、その手順を説明するフローチャートである。

【図15】本実施例による2ビットの面順次信号であるCNO信号を説明する図である。

【図16】テストパターン発生回路411の入出力を説明する図である。

【符号の説明】

210-1~210-3 CCD

200 鏡面圧板

201 イメージスキヤナ部

202 プリンタ部

203 プラテン

204 原稿

205 ランプ

206, 207, 208 ミラー

30 レンズ

210 3ラインセンサ

211 信号処理部

212 レーザドライバ

213 半導体レーザ

214 ポリゴンミラー

215 f-θレンズ

216 ミラー

217 感光ドラム

218 回転現像器

40 219 マゼンダ現像部

220 シアン現像部

221 イエロー現像部

222 ブラック現像部

223 転写ドラム

224, 225 用紙カセット

226 定着ユニット

301 間引き回路

302, 302' ROM

303-1~303-8 色味判定回路

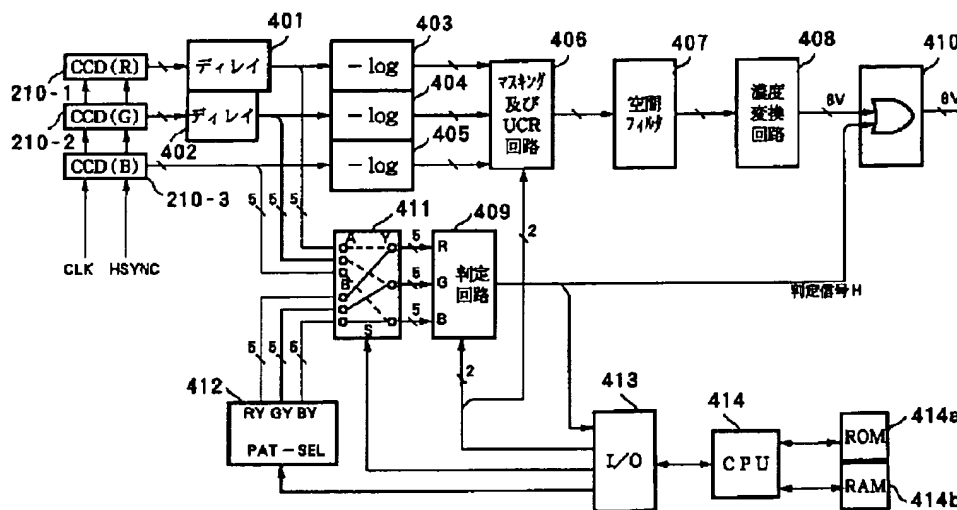
50 306 積分器



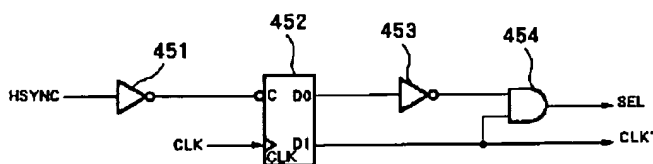
307 レジスタ  
 308 比較器  
 309 OR回路  
 401, 402 デレイ  
 403~405 log変換器  
 406 マスキング・UCR回路  
 407 空間フィルタ  
 408 濃度変換回路  
 409 判定回路  
 410 ORゲート回路  
 411 セレクタ  
 412 テストパターン発生回路  
 413 I/Oポート  
 414 CPU  
 414a ROM  
 414b RAM

451, 453 インバータ  
 452 2ビットカウンタ  
 454 ANDゲート  
 455~457, 461~466 フリップフロップ  
 501, 505 フリップフロップ  
 458~460 セレクタ  
 502, 503 乗算器  
 504 加算器  
 801 原稿  
 802 出力結果  
 803 特定原稿  
 804 無効画像  
 901 インバータ  
 902 11ビットカウンタ  
 903 ROM

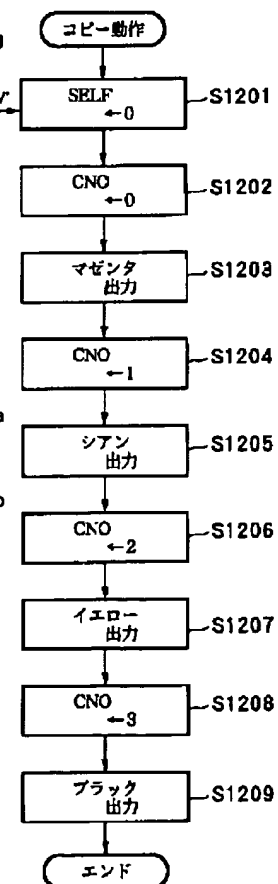
【図1】



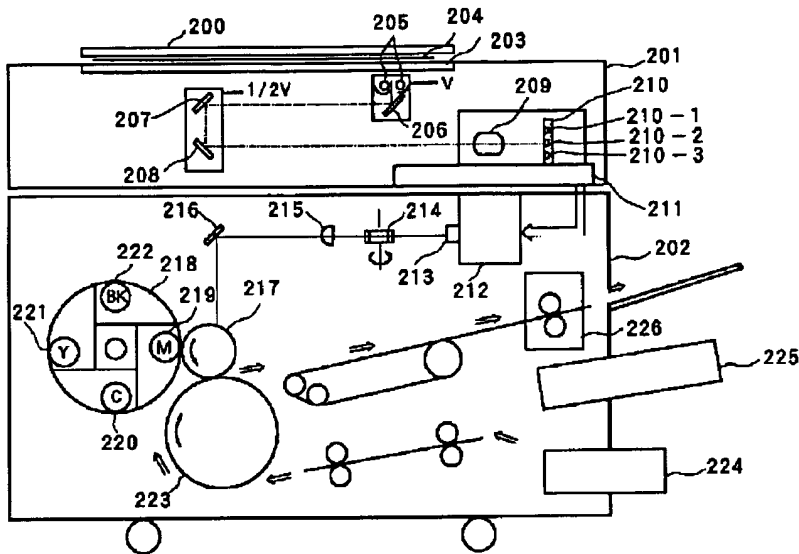
【図5】



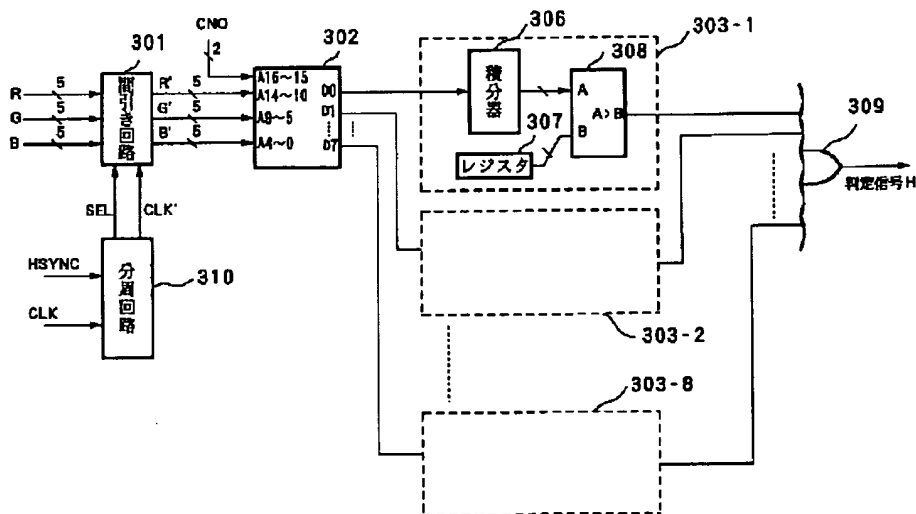
【図14】



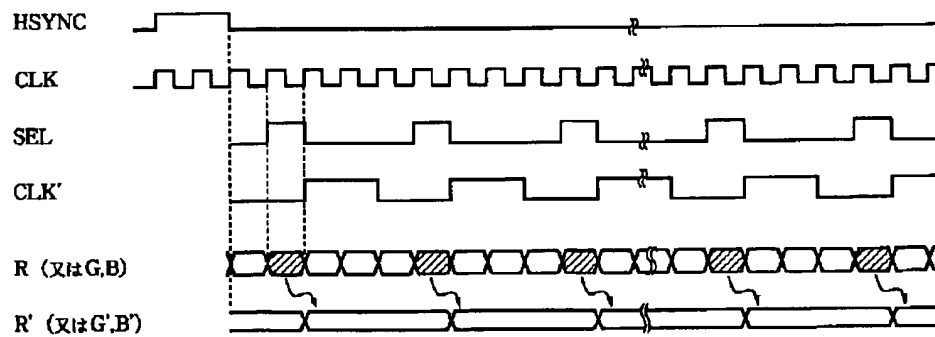
【図2】



【図3】

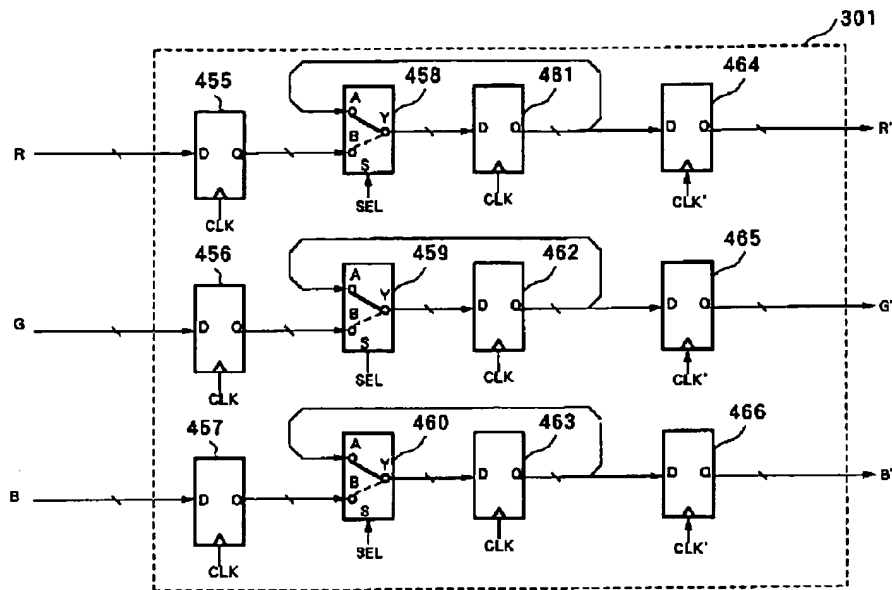


【図7】

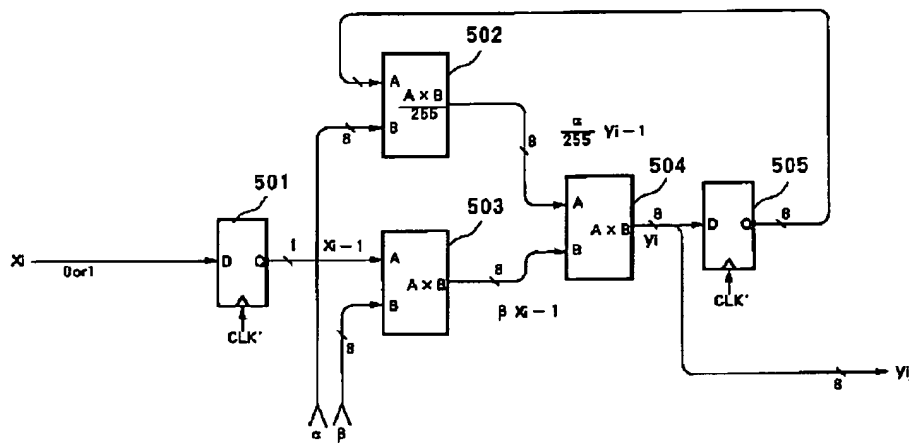


BEST AVAILABLE COPY

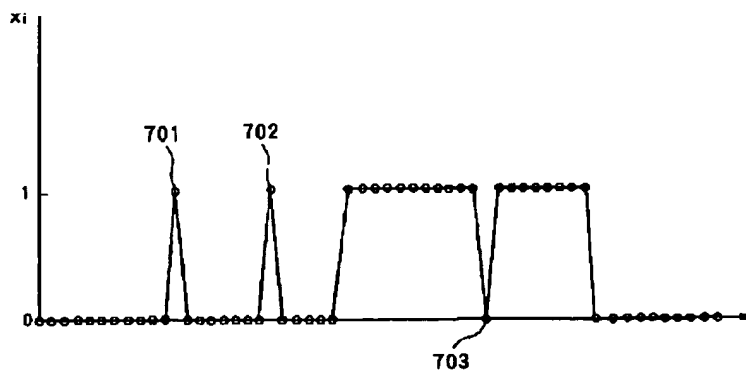
【図4】



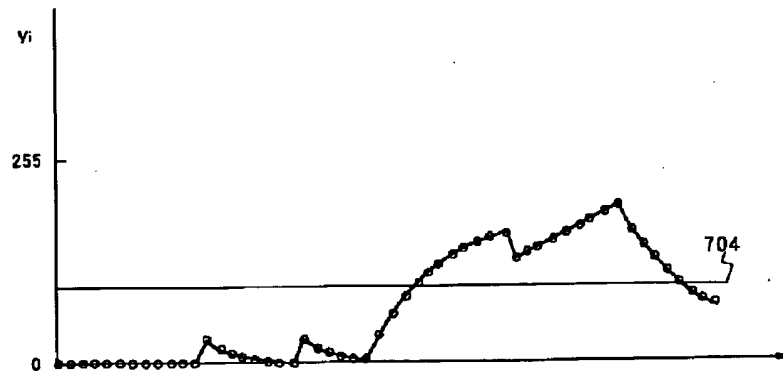
【図6】



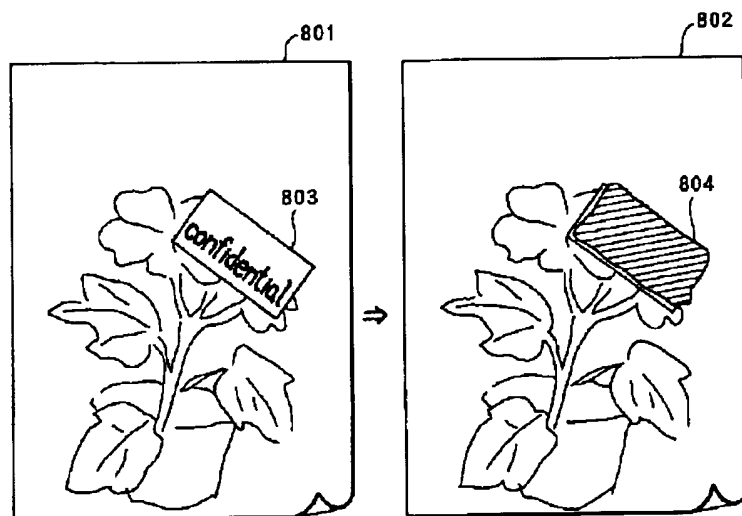
【図8】



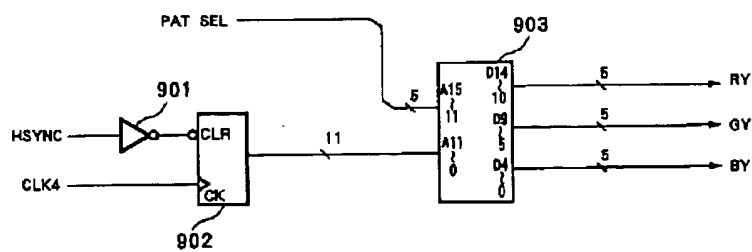
【図9】



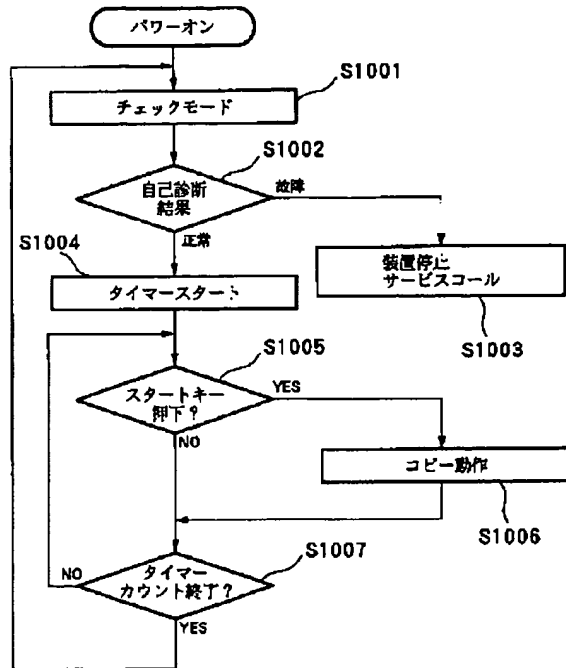
【図10】



【図11】



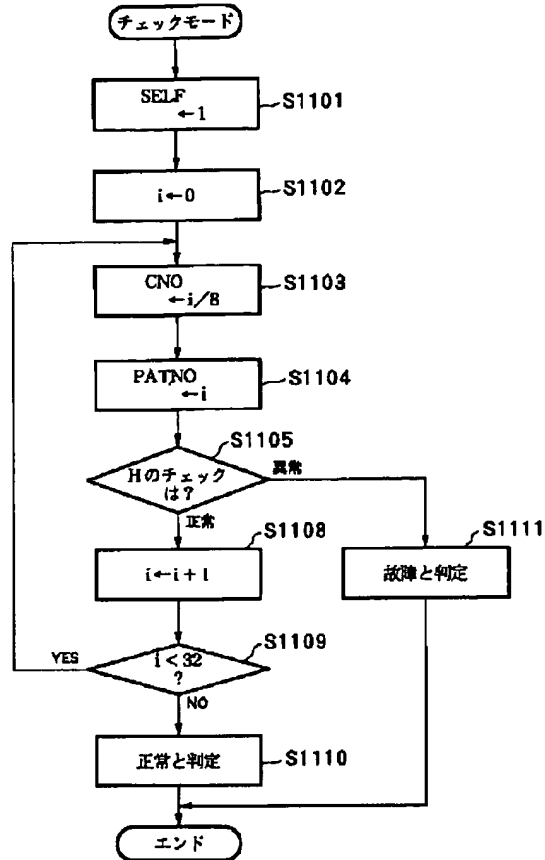
【図12】



【図15】

CNO 信号	プリント出力
0	マゼンタ (M)
1	シアン (C)
2	イエロ (Y)
3	ブラック (Bk)

【図13】



【図16】

PATSEL	アドレス(Hex)	データの内容
0~3	0000~1FFF	CNO = 0の場合 H = 0が出力されるデータ
4~7	2000~3FFF	CNO = 0の場合 H = 1が出力されるデータ
8~11	4000~5FFF	CNO = 1の場合 H = 0が出力されるデータ
12~15	6000~7FFF	CNO = 1の場合 H = 1が出力されるデータ
16~19	8000~9FFF	CNO = 2の場合 H = 0が出力されるデータ
20~23	A000~BFFF	CNO = 2の場合 H = 1が出力されるデータ
24~27	C000~DFFF	CNO = 3の場合 H = 0が出力されるデータ
28~31	E000~FFFF	CNO = 3の場合 H = 1が出力されるデータ

フロントページの続き

(72)発明者 太田 英二  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 太田 建一  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

**THIS PAGE BLANK (USPTO)**